



GSTL

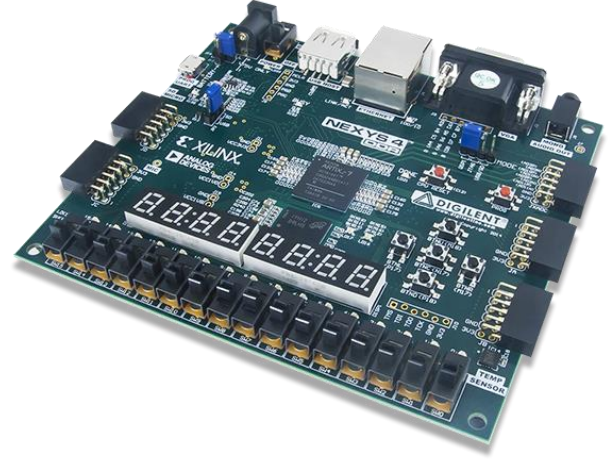
YAZ

STAJI

2019

Staj programı
17 Haziran - 12 Temmuz
2019 tarihleri arasında
gerçekleştirilecektir.

Başvurular
www.gstl.itu.edu.tr
adresinden
yapılacaktır.



FPGA Stajı

İçerik :

VHDL ile donanım tasarlama,
gerçekleme
ve
FPGA üzerinde 32-bit işlemci kurup
C uygulaması çalıştırma.

Önşart:

C ve Sayısal
Devreler veya Lojik Tasarıma Giriş
derslerinin alınmış olması.

Son başvuru tarihi **30 Mart 2019**'dir.

Program için **18 kişilik** kontenjan
ayrılmıştır

Stajyerlerin taşınabilir kişisel
bilgisayarlarını kullanmaları tavsiye
edilmektedir.

Stajda Devreler ve Sistemler
Laboratuvarı kullanılacaktır.